

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

CLIPPEDIMAGE= JP408222682A

PAT-NO: JP408222682A

DOCUMENT-IDENTIFIER: JP 08222682 A

TITLE: LEAD FRAME AND MANUFACTURING METHOD THEREOF

PUBN-DATE: August 30, 1996

INVENTOR-INFORMATION:

YAMADA, JUNICHI
KAMI, TOMOE
SASAKI, MASARU

ASSIGNEE-INFORMATION:

NAME
DAINIPPON PRINTING CO LTD

COUNTRY
N/A

APPL-NO: JP07047919

APPL-DATE: February 14, 1995

INT-CL (IPC): H01L023/50;H01L021/60

ABSTRACT:

PURPOSE: To provide a lead frame adaptable to multi-terminal design of semiconductor devices and after-process such as assembling and mounting steps by making one face of the top end of each inner lead parallel to the faces of other parts thereof and the other three faces thereof recessed.

CONSTITUTION: A lead frame 10 for resin-sealed semiconductor devices mounts a semiconductor element on inner lead tip parts 11A through bumps and electrically connects it to external circuits by outer leads 12 integrated with inner leads 11. The tip part 11A is thinner than other parts of the frame 10 and nearly rectangular in cross-section. The face of the

part 11A is parallel
to other parts faces of the frame 10 and other three faces
of the lead 11 are
made recessed.

COPYRIGHT: (C)1996, JPO

(51)InLCl.
H01L 23/50

識別記号 庁内整理番号

F1
H01L 23/50

技術表示箇所

21/60

311

21/60

311R

U
A

(21)出願番号 特願平7-47919

(71)出願人 000002897

大日本印刷株式会社

東京都新宿区市谷加賀町一丁目1番1号

(22)出願日 平成7年(1995)2月14日

(72)発明者 山田 淳一

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

(72)発明者 上 智江

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

(72)発明者 佐々木 賢

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

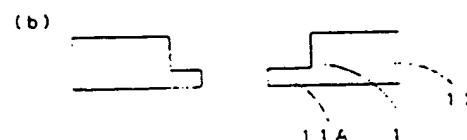
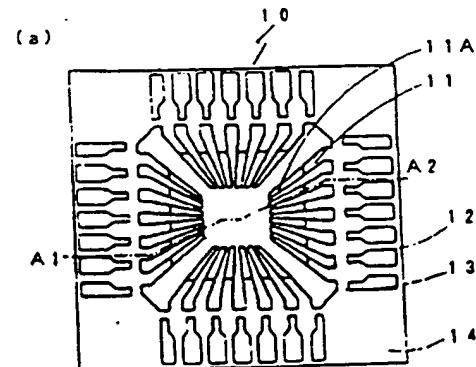
(74)代理人 弁理士 小西 淳美

(54)【発明の名称】 リードフレームおよびその製造方法

(55)【要約】

【目的】半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できる高精度なリードフレームを提供する。

【構成】半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されている。



（特許請求の範囲）

【請求項1】 半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアワーリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されていることを特徴とするリードフレーム。

〔特許第41〕 半導体素子を有する電子回路装置
 ード先端部に搭載し、インナーリードに一体となって他
 設したアウターリードにより半導体素子と外部回路とを
 電気的に接続する、樹脂封止型半導体装置用リードフレ
 ームであって、半導体素子をバンプを介して搭載するイン
 ナーリード先端部は、板厚をリードフレームの他の部分
 の板厚よりも高く、断面形状が略方形であり、前記イン
 ナーリード先端部の1面はリードフレームの他の部分
 の面上に平行で、前記インナーリードの他の2面は凹状に
 形成されていることを特徴とするリードフレームをエ
 チニングワッセスによって作製する方法であって、少なく
 とも順に、

(A) リードフレーム素材の両面に感光性レジストを塗布する工具。

(B) 前記リードフレーム素材に対し、一方の面は、少なくとも半導体素子をハンダを介して搭載するインサートリード先端部形成領域において平坦状に磨耗するためのパターンが形成されたパターン版にて、他方の面は、インサートリード先端部形状を形成するためのパターンが形成されないパターン版にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程。

(C) 少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターン形成された面側から粘性液による第一のエッチング加工を行い、堅性されたインナーリード先端部形成部に

(11) インナーリード先端部形状を形成するためのパターンが形成された面側の溝挖された部分に、耐エッチング性のあるエッティング抵抗層を埋め込む工程、

(E) 平坦状に磨耗するためのパターンが形成された側から、磨耗液による第2のエッティング加工を行い、側面に凹部を形成する。

卷之三

【摘要】利用一阶差分法求解含参数的非线性方程组。

介してインナーリード先端部に搭載するための凹凸部止型半導体駆動用リードフレームとその製造方法に関する。特に、フリップチップ法により半導体素子をインナーリード先端部に搭載するためのリードフレームに関する。

(1003)

【従来の技術】従来より用いられている樹脂封止型の半導体装置（プラスチックコードフレームパッケージ）は、一般に図6（a）に示されるような構造であり、半導体装置601は、半導体素子を4.2%ニッケル-鉄合金等からなるリードフレームに搭載した後に、樹脂602にてリードフレームと樹脂602との間に半導体素子601の電極パット603に対応する各のインナーリード604を必要とするものである。そして、半導体素子601を搭載するダイバット部602や周囲の回路との電気的接続を行うためのアウターリード部604、アウターリード部604に一体となったインナーリード部603、該インナーリード部603の先端部と半導体素子601の電極パット603とを電気的に接続するためのワイヤ607、半導体素子601を封止して外界からの応力、汚染から守る樹脂602等からなっている。このようなリードフレームを利用した樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）においても、電子機器の軽薄短小化の潮流と半導体素子の高集積化に伴い、小型薄型化かつ電極端子の增大化が強要で、その結果、樹脂封止型半導体装置、特にQFP（Quad Flat Package）及びTQFP（Thin Quad Flat Package）等では、リードの多ピン化が若しくなってきた。上記の半導体装置に用いられるリードフレームは、微細なものはフォトリソグラフィー技術を用いたエッチング加工方法により作製され、微細でないものはプレスによる加工方法による作製されるのが一般的であったが、このような半導体装置の多ピン化に伴い、リードフレームにおいても、インナーリード部先端の微細化が進み、微細なものに対しては、プレスによる打ち抜き加工によらず、リードフレーム部材の板厚が約1.25mm程度のものを用い、エッチング加工で対応してきた。このエッチング加工方法の上位について以下、図5に基いて簡単に述べておく。先ず、焼合金もしくは4.2%ニッケル-鉄合金からなる厚さ約1.25mm程度の薄板（リードフレーム素材51）を十分洗浄（図5（a））した後、重クロム酸カリウムを感光材とした水溶性カラインレジスト等のフォトレジスト52を該薄板の両面に均一に塗布する。（（図5（b）））次いで、所定のパターンが形成されたマスクを介して高圧水銀灯レジスト部を露光した後、所定の現像液にて感光性レジストを現像して（（図5（c）））、レンズドリマー53等を用いし、硬膜処理、洗浄処理等を必要とする。最後に、基板を載木治具、または成形治具54等の治具にて、リードフレーム51上に樹脂（リード・リード・リード）55を注入する。（（図5（d）））

51) に吹き付け所定の寸法形状にエッチングし、管道させる。(図5 (d)) 次いで、レジスト膜を剥離処理し(図5 (e))、洗浄後、所望のリードフレームを得て、エッチング加工工程を終了する。このように、エッチング加工等によって作製されたリードフレームは、更に、所定のエリアに銀メッキ等が施される。次いで、洗浄、乾燥等の処理を経て、インナーリード部を固定用の接着剤付きポリイミドテープにてテーピング処理したり、必要に応じて所定の量タブ吊りバーを曲げ加工し、ダイバット部をダウンセットする処理を行う。しかし、エッチング加工方法においては、アーチ、グリーン、内側一辺加熱等による他の他に板幅(面)方向にも進むため、その微細化加工にも限度があるのが一般的で、図5に示すように、リードフレーム素材の両面からエッチングするため、ラインアンドスペース形状の場合、ライン間隔の加工精度幅は、板厚の50~100%程度と言われている。又、リードフレームの後工程等のアウターリードの強度を考えた場合、一般的には、その板厚は約0.125mm以上必要とされている。この点、図5に示すようなエッチング加工方法の場合、リードフレームの板厚を0.15mm~0.125mm程度まで薄くすることにより、ワイヤボンディングのための平坦幅が少なくとも70~80μm必要であることより、0.165mmピッチ程度の微細なインナーリード部先端のエッチングによる加工を達成してきたが、これが限度とされていた。

【0003】しかしながら、近年、樹脂封止型半導体装置は、小パッケージでは、電極端子であるインナーリードのピッチが0.165mmピッチを経て、既に0.15~0.13mmピッチまでの狭ピッチ化要求がでてきた事と、エッチング加工において、リード部材の板厚を薄した場合には、アセンブリ工程や実装工程といった後工程におけるアウターリードの強度確保が難しいという点から、単にリード部材の板厚を薄くしてエッチング加工を行う方法にも限界が出てきた。

【0004】これに対応する方法として、アウターリードの強度を確保したまま微細化を行う方法で、インナーリード部分をハーフエッチングもしくはプレスにより薄くしてエッチング加工を行う方法が提案されている。しかし、プレスにより薄くしてエッチング加工をおこなう場合には、後工程においての精度が不足する(例えば、めっきエリアの平滑性)、ボンディング、モールディング時のクランプに必要なインナーリードの平坦性、寸法精度が確保されない、製版を2度行なわなければならぬ等製造工程が複雑になる、等問題点がある。そして、インナーリード部分をハーフエッチングに上り薄くしてエッチング加工を行う方法の場合にも、製版を2度行なうことは避けられず、製造工程が複雑となると、問題が生じる。实用化には、多くの問題点がある。

【0005】一方、樹脂封止型半導体装置の多端子化に対応すべく、上記のリードフレームを用いて半導体素子の端子部とリードフレームのインナーリード先端部とをワイヤボンディングする方法とは異なる、半導体素子をバンプを介して外部回路と接続するための導体上に搭載するフリップチップ法が提案されている。この方法は、一般的には図7に示すように、セラミック材料よりなる基板73上に配線(インナーリード)72を配し、その配線(インナーリード)72の電極部(インナーリード先端部)72A上に半導体素子70をバンプ71を介して搭載するものである。しかしながら、この方法の場合、半導体素子70と配線72Aとの接続部72Bとを重ね合わせて接続する時にバンプ71が電極部72Aよりズレてしまい、電気的接続がうまくいかないという問題点があり、このフリップチップ法により、リードフレームのインナーリード先端部に半導体素子を搭載した、樹脂封止型半導体装置も考えられたが、特に高精度なリードフレームを用いたものは实用に至っていない。

【0006】

【発明が解決しようとする課題】このように、樹脂封止型半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できるリードフレームが求められていた。本発明は、このような状況のもと、半導体装置の多端子化に対応でき、且つ、後工程にも対応できる高精度なリードフレームを提供しようとするものであり、又、そのような高精度なリードフレームの製造方法を提供しようとするものである。

【0007】

【課題を解決するための手段】本発明のリードフレームは、半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードに上り半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されていることを特徴とするものである。また、本発明のリードフレームの製造方法は、半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードに一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、半導体素子をバンプを介して搭載するインナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、前記インナーリード先端部の1面はリードフレームの他の部分の面に平行で、他の3面は凹状に形成されるものである。

にトキニ作動する方法であって、少なくとも1回に、

(A) リードフレーム素材の片面に感光性レジストを披する工程、(B) 前記リードフレーム素材に対し、一方の面は、少なくとも半導体素子をハンダを介して搭載するインナーリード先端部形成領域において平坦状に腐蝕するためのパターンが形成されたパターン版にて、他方の面は、インナーリード先端部形状を形成するためのパターンが形成されたパターン版にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程、(C) 少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部を有するパターン版にて、所定量のエッチング液による第一のエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量だけエッチング加工して止める工程、(D) インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗層を埋め込む工程、(E) 平坦状に腐蝕するためのパターンが形成された面側から、腐蝕液による第二のエッチング加工を行い貫通させて、インナーリード先端部を形成する工程、(F) 上記エッチング抵抗層、レジスト膜を剥離し、洗浄する工程、を含むことを特徴とするものである。尚、上記において、平坦状に腐蝕するとは、リードフレーム素材の一方の面から、腐食を行う際に、腐食による形成面(腐蝕面)を略平坦状(ベタ状)としながら腐食することであり、平坦状に腐蝕しないことに限り、既に形成されているインナーリード先端部形成用のレジストパターンが形成されている面の腐蝕部の端部を貫通させて、インナーリード先端部を形成する。又、上記において、凹状に形成されているとは、インナーリード側面にハコ模様を形成することを意味する。

【0008】本発明のカーリードフレームの製造方法は、半導体装置の多端子化に対応したエッチャングプロセスによる加工方法であり、第一のエッチャング加工により、少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成され、面側の腐蝕されたインナーリード先端部形成領域に、インナーリード先端部の(平面的な意味での)外形形状を実質的に形成してしまうものである。したがって、第一のエッチャング加工において、所定量だけエッチャング加工して止めるとは、インナーリード先端部の外形形状を実質的に形成できる量のエッチャング加工して止めるという意味である。そして、第一のエッチャング加工により形成された、インナーリード先端部形状を形成するため、パターンが形成された面側の腐蝕された部分に、耐エッチャング性のあるエッチャング抵抗層を埋め込むことにより、第一のエッチャング工程によって形成されているインナーリード先端部形状を保護する。すなはち、面側に腐蝕された部分の、インナーリード先端部形状を保護するため、第一のエッチャング工程によって形成されたインナーリード先端部形状を保護する。

離している。尚、第一のエッチング工程において、半坦孔に衝撃するたゞごくパターンが形成された面側からも衝撃を行い、即ちリードフレーム素材の両面から衝撃を行う、図4に示す方法の方が、インナーリート先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面側からのみの衝撃を行つ場合よりも、エッチング加工時間は短縮され、作業上メリットがある。

10009

【作用】本発明のリードフレームは、上記のような構成にすることにより、半導体素子をバンプを介してインナーリードフレーム上に搭載する。半導体素子をバンプを介してインナーリードフレームにおいて、半導体装置作製の後工程にも対応できる、高精細なリードフレームの提供を可能としているものであり、結果として半導体装置の一層の多端子化を可能としている。詳しくは、半導体素子をバンプを介して搭載するインナーリード先端部のみをリードフレーム素材の板厚より薄くしてしていることにより、リードフレーム全体の強度を、全体がリードフレーム素材の板厚の場合とおなじ強度に保ちながら、インナーリード部の微細加工を可能としている。半導体素子をバンプを介して搭載するインナーリード先端部のバンプとの接続面が凹状になっていることにより、バンプ接続時ににおける位置ズレが発生してもバンプと前記接続面とが電気的接続を行なう易くしている。そして、バンプとの接続面を凹状としてバンプとの接続面を挟む2面を凹状としていることにより、変形しにくいものとしている。また、本発明のリードフレームの製造方法は、このような構成にすることにより、半導体素子をバンプを介して搭載するインナーリード先端部の素子搭載面を凹状として、該素子搭載面を挟む両面を凹状に形成した、上記不規則リードフレームの製造を可能にするものである。そして、第一のエッチング加工後、インナーリード先端部形状を形成するため、リバーターンが形成された面側の凹削された部分に耐エッチング性のあるエッチング抵抗層を埋め込んだ後に、第二のエッチング加工を行うことにより、インナーリード先端部の加工は、素材自体の厚さより薄い、薄内部を外形加工することとなり、機械加工が可能となる。そして、板厚を全体的に薄くせず、半導体素子をバンプを介して搭載するインナーリード先端部形成領域のみを薄くして加工する。加工時には、板厚を全体的に薄くした場合と比べリードフレーム素材全体を強度化しのとしている。

[0010]

【実施例】不透明アクリルフレームの実施例を図1に示す。図1は本実施例アクリルフレームの平面図であり、図1(1)はA-A'に沿う断面図で、図1(2)はB-B'に沿う断面図で、図1(3)はC-C'に沿う断面図である。図1(1)に示すように、アクリル板の裏面に複数の突起部を搭載した構造である。

中、10はリードフレーム、11はインナーリード、12はインナーリード先端部、13はアウターリード、14はフレーム部を示している。本実施例のリードフレームは、図1(a)に示すように、半導体素子をバンプを介して搭載するための剥離のインナーリード先端部11Aを有するインナーリード11と、該インナーリード11と一体となって連結された外部回路と接続するためのアウターリード12、樹脂封止の際の樹脂の流出を防ぐためのダムバー13等を有するもので、4.2%ニッケル-鉄合金を素材とした、一体もてて、4.2%ニッケル-鉄合金を素材とした、一体もてて、强度的には後工程に充分耐えるものとなっている。インナーリードピッチは0.12mmと、図6(c)に示す半導体装置に用いられている従来のワイヤボンディングを用いた多ピン(小ピッチ)のリードフレームと比べて、狭いピッチである。本実施例のリードフレームの15インナーリード先端部11Aは、断面が図2(c)、図2(d)に示すように、半導体素子搭載面と半導体素子搭載面を挟む両側の面を凹状に形成している。半導体素子搭載面が凹状であることによりバンプ部がインナーリード先端部11Aの面内に乗り易く、位置ズレが発生してもバンプと先端部が接続しやすい形状である。インナーリード先端部11Aの3面を凹状にしていることにより、構成的にも強いものとしている。

【0011】本実施例のリードフレームを用いた樹脂封止型の半導体装置の作製には、半導体素子の端子部との接続にワイヤボンディングを行わず、バンプによる接続を行うものであるが、樹脂の封止、ダムバーの切除等の処理は、基本的に通常のリードフレームを用いてワイヤボンディング接続を施した半導体装置と同じ処理で行うことができる。図6(b)は、本実施例リードフレームを用いた樹脂封止型半導体装置の概略構成を示した断面図である。

【0012】本発明のリードフレームの製造方法の実施例を以下、図にそって説明する。図4は本発明の実施例を以下、図にそって説明する。図4は本発明の実施例を以下、図にそって説明する。図4はリードフレームの製造方法を示すための、半導体素子をバンプを介して搭載するインナーリード先端部を含む要部における各工程断面図であり、ここで作製されるリードフレームを示す平面図である。図4中、41はリードフレーム素材、42A、42Bはレジストパターン、43は第一の開口部、44は第二の開口部、45は第一の凹部、46は第二の凹部、47は半埋状面、48はエッチング抵抗層、49はインナーリード先端部を示す。まず、42A(ニッケル-鉄合金を含む)、厚みが0.15mmのリードフレーム素材41の両面に、重々(0.15mm)の酸カリウムを充満させた水溶性ウレタンレジストを塗布した後、重々(0.15mm)の酸を用いて所定時間第一の開口部45、第二の開口部44を形成する。

ターン42A、42Bを形成した。(図4(a))第一の開口部45は、後のエッチング加工においてリードフレーム素材41をこの開口部からベタ状に腐蝕するためのもので、レジストの第二の開口部44は、リードフレームの半導体素子をバンプを介して搭載するインナーリード先端部の形状を形成するためのものである。第一の開口部45は、少なくともリードフレーム41のインナーリード先端部形成領域を含むが、後工程において、テーピングの工程や、リードフレームを固定するクランプ工程で、ベタ状に腐蝕された部分が薄くなつた部分との段差が発生する場合があるので、エッチングを行うエリアはノンナーリード部等が細かく存在するはずである。次いで、液温70°C、濃度4.6wt%の塩化第二鉄溶液を用いて、スプレー圧2.5kg/cm²にて、レジストパターンが形成されたリードフレーム素材41の両面をエッチングし、ベタ状(平坦状)に腐蝕された第一の凹部45の深さがリードフレーム部材の1/4に達した時点でエッチングを止めた。(図4(b))

この段階で、図4(c)に示すインナーリード先端部49部の(平面的な意味での)外形形状が実質的に作られている。上記第1回目のエッチングにおいては、リードフレーム素材41の両面から同時にエッチングを行ったが、必ずしも両面から同時にエッチングする必要はない。少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターン42Bが形成された面側から樹脂液によるエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量エッチング加工し止むことできれば良い。本実施例のよう、第1回目のエッチングにおいてリードフレーム素材41の両面から同時にエッチングする理由は、両面からエッチングすることにより、前述する第2回目のエッチング時間を短縮するためで、レジストパターン42B側からのみの片面エッチングの場合と比べ、第1回目エッチングと第2回目エッチングのパッカル時間が短縮される。次いで、第二の開口部44側の腐蝕された第二の凹部46にエッチング抵抗層48としての耐エッチング性のあるホットメルト型ワックス(サ・インクテエック社製の耐ワックス、型番M10-WB-6)を、ダイコータ用いて、塗布し、ベタ状(平坦状)に腐蝕された第二の凹部46に押め込んだ。レジストパターン42B上にも該エッチング抵抗層48に塗布された状態とした。(図4(d))

エッチング抵抗層48を、レジストパターン42B上全面に塗布する必要はないが、第二の凹部46を含む一部のみ塗布することも可能に、図4(e)に示すように、第二の凹部46をともに、第二の開口部44側全面にエッチング抵抗層48を塗布した。本実施例で使用したホットメルト型ワックスは、アクリル樹脂、耐熱性、耐溶剤性、耐候性等の性質を有する。次に、第一の開口部45、第二の開口部44を用いて、リードフレーム41を形成する。

ング時にある程度の柔軟性があるものが、軽ましく、特に、上記ワックスに限定されず、いい硬化型のものでし
良い。このようにエッチング抵抗層48をインナーリー
ド先端部の形状を形成するためのパターンが形成された
面側の複数された第二の凹部46に埋め込むことによ
り、後工程でのエッチング時に第二の凹部46が腐蝕さ
れて大きくならないようしているとともに、高精細な
エッチング加工に対しての機械的な強度補強をしてお
り、スプレー圧を高く(2.5kg/cm²)とすること
ができる。これによりエッチングが深さ方向に進行し易
くなる。この後、ヘタ状(平坦状)に腐蝕された部
分を削り、形状を復元するリードフリード(リードフリ
ー)工程を行なう。この工程で、インナーリード先端部49を形
成し、背離させ、インナーリード先端部49を形成
した。(図4(d))

この際、インナーリード先端部のエッチング形成面49Sはインナーリード側にへこんだ凹状になる。また、先の第1回目のエッチング加工にて作製された、エッチング形成面49Sを含む2面もインナーリード側にへこんだ凹状である。次いで、洗浄、エッチング抵抗層48の除去、レジスト膜（レジストパターン42A、42B）の除去を行い、インナーリード先端部49が微細加工された図4(a)に示すリードフレームを得た。エッチング抵抗層48とレジスト膜（レジストパターン42A、42B）の除去は水酸化ナトリウム水溶液により溶解除去した。

〔00131尚、上記実施例においては、エッジノ加工にて、図3 (a) に示すように、インナーリード先端部から導体部15を延設し、インナーリード先端部同士を繋げた形状にして形成したものを得て、導体部15をプレス等により切断除去して図1 (a) に示す形状を得る。図3 (a) に示すものを切断し、図1に示す形状にする際には、図3 (b) に示すように、通常、補強のためポリイミドテープを使用する。図3 (b) の状態で、プレス等により導体部15を切断除去し、図2 (a)、図2 (b) に示すように半導体素子20をインナーリード先端部11Aにパンク21を介して接続した後、図6 (a) に示すワイヤボンディング接続のものと同様に、樹脂封止をするが、半導体素子は、テープを繋げた状態のままで、図6 (b) のように接続され、そのまま樹脂封止される。

【0014】尚、本方法によるインナーリード先端部の寸法の最適化加工は、第二の凹部の形狀と、最終的に得られるインナーリード先端部の厚さとに左右されるもので、例えば、板厚 t をさりの 10mm まで薄くすると、図4-(c)に示す半径 R を 10.0mm として、インナーリード先端部を $t+R=10.0\text{mm}$ まで微相加可で加工となる。板厚 t をさりの 10mm 程度まで薄くし、半径 R を 7.0mm 程度まですると、インナーリード先端部を $t+R=14.0\text{mm}$ 程度まで加工できる。板厚 t を半径 R より薄くすると、インナーリード先端部

11月に新しいビーチが出来て、沙灘が広がりました。

10015

【発明の効果】本発明のリードフレームは、上記のように、半導体素子をパンプを介してインナーリード先端部に搭載する、樹脂封止型半導体装置に用いられるリードフレームにおいて、パンプとパンプを搭載するインナーリード先端部との位置ズレが起きても、電気的接続がし易いものの提供を可能とするものであり、且つ、エッチング加工にてインナーリード先端部の微細加工が可能な構造としている。又、本発明のリードフレームの製造方法は、半導体装置の多端子化に伴う、リードフレームのインナーリード先端部の小ピッチ化・微細化に対応でき、且つ、半導体装置作製のためのアセンブリ工程や実装工程等の後工程にし対応できる。上記本発明のリードフレームの製造を可能とするものである。結局、本発明は、半導体装置用のリードフレームで、半導体装置の多端子化に対応でき、且つ、半導体装置作製の後工程にも対応できる、高精細なリードフレームを提供することを可能としている。

〔圖面の解説書の説明〕

(図1) 実施例のリードフレーム

(図2) 実施例のリードフレームを説明するための図

〔图3〕五之

するための図
〔図4〕不透明実施例のリードフレームの製造工程図

【図5】従来のリードフレームのエッティング製造工程を
説明するための図

(图6) 凹槽纠正型华4500型机架

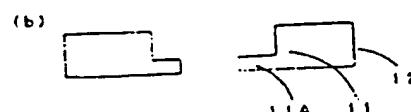
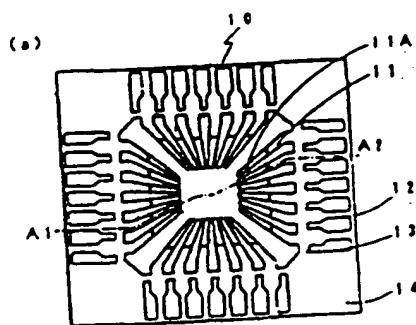
(図7) 従来のフリップチップ法を説明するための図

३० तत्त्वज्ञानम्

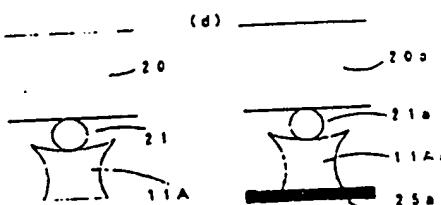
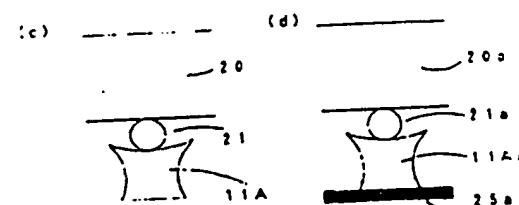
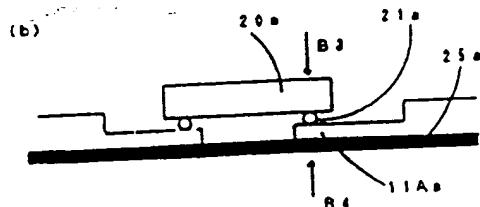
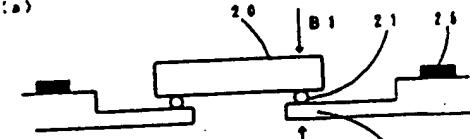
10	リードフレーム
11	インナーリード
11A	インナーリード先端部
12	アウターリード
13	ダムバー
14	フレーム部
15	延体
16	テープ
20, 20A	半導体素子
40	パンプ
21, 21A	テープ
25, 25A	リードフレーム素材
41	レジストパターン
42A, 42B	第一の開口部
43	第二の開口部
44	第一の凹部
45	第二の凹部
46	半扣状面
47	エッジクラップ抗極
48	インナーリード先端部

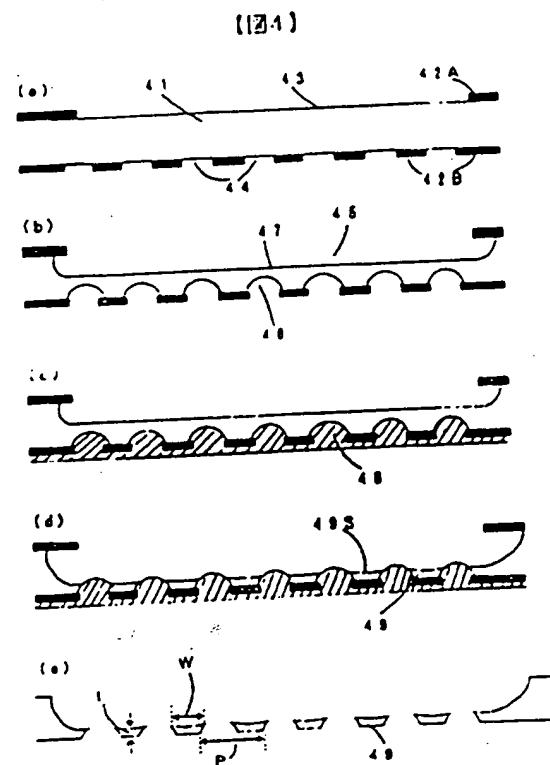
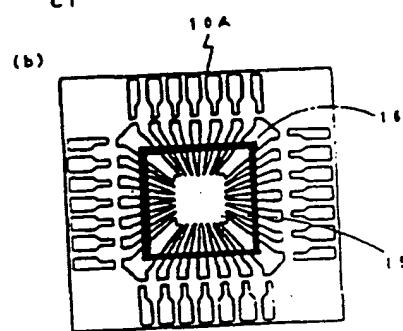
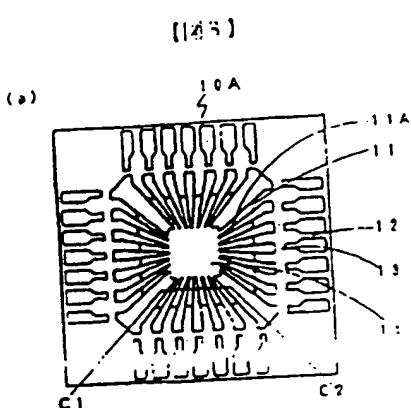
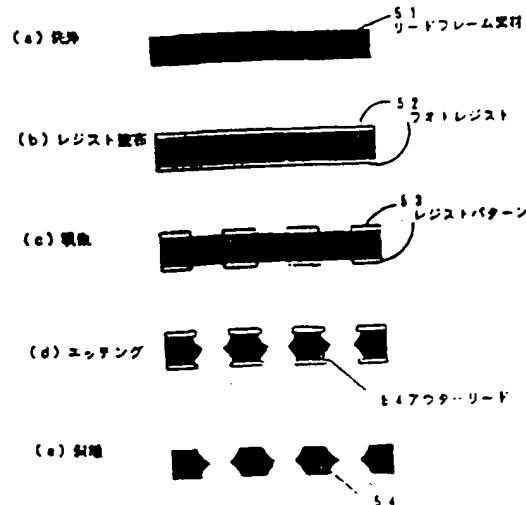
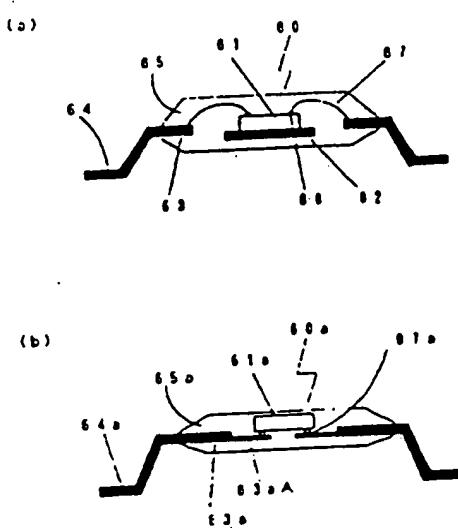
11	リードフレーム素材	65, 65a	12	出脚
51	ワオトレジスト	66		半導体粒子電極部
52	レジストパターン	67		ワイヤ
53	インナーリード	67a		バンブ
54	樹脂封止型半導体装置	70		半導体粒子
60, 60a	半導体素子	71		バンブ
61, 61a	ダンパッド	72		配線(インナーリード)
62	インナーリード	72A		電極部(インナーリード先端部)
63, 63a	インナーリード先端部	10 73		セラミック基板
63aA	アウターリード			
64, 64a				

(14)



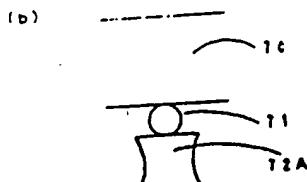
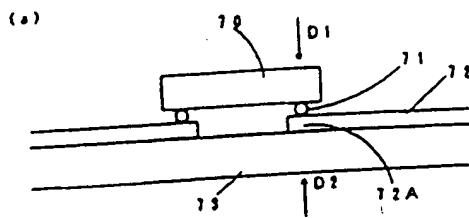
(15)



**[図5]****[図6]**

(9)

(147)



02/19/2003, EAST Version: 1.01.0002